

INGÉNIEUR Électronique & Microélectronique Conception Hardware & Mesures 8, Rue d'Orléans 64000 PAU ⑤ 06 07 32 10 34 ☑ jjuyon@gmail.com ˙ www.perso-julien-juyon.fr Né le 19/10/1983



L'écoute, le partage d'expérience, la curiosité m'offrent une grande capacité à travailler en équipe et à progresser. Ma soif de comprendre et mon esprit pragmatique m'ont toujours permis de m'adapter à différents projets et de développer des compétences très diverses; quant à ma formation doctorale, elle m'a enseigné autonomie, rigueur et ténacité.

EXPÉRIENCES PROFESSIONNELLES

Mai 2014 - Concepteur Micro-Électronique et Mesures, RIKEN-QBiC, Kobe-JAPON,

Octobre 2014 Conception de circuits intégrés et cartes de tests pour matrice de biocapteurs.

(6 mois)

- Conception Schematic, Layout de circuits intégrés analogique & numériques (Amplificateurs, MUX, CAN, Bus SPI, etc)
- Conception et réalisation PCB
- Bonding de circuits intégrés sur PCB
- Mesures circuits intégrés analogiques et numériques (environnement LabView, oscilloscope, alimentations, multimètre, etc.)

2008 – 2013 Ingénieur de recherche électronique RF, Axess-Europe, Toulouse,

(5 ans) Conception & caractérisation de circuits intégrés pour émetteurs et récepteurs en bande Ku (9 - 15 GHz).

- Conception circuits intégrés RF (RFIC & MMIC) analogiques et numériques : VCO, PFD, PLL, DDS, diviseurs de fréquence, DAC, etc.
- Modélisation Verilog PLL entière & fractionnaire
- Modélisation Matlab et C d'un diviseur fractionnaire à base de DDS
- Conception PCB et bonding de circuits intégrés
- Mesures RF sur puces : analyseur de spectre, analyseur de réseaux, oscilloscopes RF, stations sous pointes, etc.

Administration informatique

- Installation et administration d'un serveur de calcul sous Linux (SUSE EL)
- Mise en place d'un serveur de version SVN et suivi de bug MANTIS
- Installation et gestion de l'environnement de conception Cadence IC

2008 Stage de Master Professionnel, LAAS-CNRS (Équipe MOST), Toulouse,

(6 mois) Évaluation et comparaison de technologies SiGe : conception de circuits intégrés RF.

2007 **Stage volontaire** + **CDD**, *LAAS-CNRS* (Équipe MOST), Toulouse,

(9 mois) Caractérisation statique et en bruit de composants électroniques du domaine spatial pour le compte de THALES ALÉNIA SPACE.

FORMATIONS

2008 – 2013 **Doctorat CIFRE**, *Axess-Europe – Université Toulouse III – LAAS-CNRS*, (Soutenu le 17 Décembre 2013),

Contribution à la conception de synthèses de fréquence pour liaison satellite embarquée : montée en résolution et réduction des raies parasites.

Afin d'augmenter la résolution fréquentielle d'une PLL en bande Ku et Ka (9 - 19 GHz), cette thèse s'oriente principalement sur l'étude et la conception d'une PLL fractionnaire. Une structure innovante d'un diviseur fractionnaire haute résolution et faible contenu parasite a été réalisée.

- 2008 Master Professionnel ICEM (Intégration des Circuits Électroniques et Microélectroniques) , INP ENSEEIHT (Toulouse).
- 2007 Master 1 EMMOM (Électronique, Microélectronique, Microsystème, Optronique et Micro-Ondes), Université Toulouse III.
- 2005 Licence de Physique, Université de Pau (UPPA).

COMPÉTENCES

Conception de Cadence IC5 & IC6, Virtuoso Schematic/Layout L/XL, Spectre, AMS, Assura (LVS, DRC, circuits intégrés QRC), Calibre, ADS, Encounter, Verilog, VHDL

Conception Eagle, Altium, Orcad, Spice

cartes PCB

Systèmes Administration Linux & Windows – Utilisation Mac

d'exploitation

Programmation Microcontrôlleurs, Matlab, LabView, C, C++, Shell (bash, sh, csh, tcsh,...), LATEX, html,

php, css, etc.

Langues Français (maternel), Anglais (expérience internationale de 6 mois), Espagnol (scolaire)

CENTRES D'INTERÊTS

Sport Escalade, badminton, ski & snowboard

Autres La photographie, la mécanique, voyages, musique, informatique